

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Remarks

Claims 1, 16, 19 and 23 have been amended; and claims 1-4, 16, 19 and 21-23 remain in the application, and re-examination and reconsideration of the application are respectfully requested.

Claims 1-4, 16, 19 and 21-23 are rejected under 35 U.S.C. §103(a) as being unpatentable over Nojima (U.S. Patent No. 5,812,355) in view of Oyama et al. (U.S. Patent No. 4,878,147). Nojima relates to an electric gun driver for controlling a solenoid with a fluid dispenser. Referring to Fig. 1, a gun driver 10 operates with different line voltages ranging from 100-240 volts AC and at frequencies of 50-60 Hz. A switch mode power supply 18 receives a wide range of line voltages 19 and generates an isolated supply voltage 20 for use by a microcontroller 40 within a control circuit 11. The microcontroller 40 provides a current reference signal on an output 44 connected to a hysteresis band modulator 46 that receives a current feedback signal on an input 48. The current feedback is adjustable by the microcontroller 40 via output 90, and the current reference signal is determined by the microcontroller 40 as a function of operator selectable inputs. For example, the operator can designate the duration of the pull-in or peak current and the duration of the hold current, so that the gun operation can be adapted to different fluid viscosities and other application variables. The hysteresis band modulator 46 modulates the operation of the transistor switch 54, so that a desired drive current is supplied to the solenoid 14 of the dispenser 12 independent of the magnitude of the line voltage 19. The duration of the pull-in or peak current is selectable by the operator; however, once the peak and hold current durations are selected, they remain fixed and are not affected by the magnitude of the line voltage.

In citing Oyama et al., the Office Action references column 1, line 12 to column 2, line 18. That portion of Oyama et al. describes the operation of a Japanese Laid-open Application No. 62-145619 ("the '619 Application"), copy enclosed. In order to better understand the operation of the '619 Application, Applicant is also enclosing a translation. The '619 Application relates to an electromagnetic coil excitation circuit that drives a single type of coil in response

to a range of supply voltages, for example, 100 volts to 200 volts, as well as a range of supply frequencies, for example, 50 Hz to 60 Hz.

Referring to Fig. 1, an output from a rectifier 2 is connected to a coil 6, and current through the coil is determined by a switch 5 being driven by a control circuit 4. The control circuit 4 is shown in more detail in Figs. 2 and 3, and Figs. 4 and 5 illustrate waveforms in response to supply voltages of 100 volts and 200 volts, respectively. Waveforms j and k of Fig. 6 illustrate current through the coil 6 in response to respective supply voltages of 100 volts and 200 volts. For a period of time represented by t_2 in waveform c of Figs. 4 and 5, current is initially rapidly applied to the coil 6 and is maintained at a larger magnitude as shown by waveforms j and k of Figs. 4 and 5, which causes a movable core of the coil 6 to start moving. The core moves through a displacement or gap as shown by curve i of Fig. 6. After the core is pulled-in, the current through the coil 6 is then diminished to a lesser, relatively constant holding or retention value as represented by the right ends of the waveforms j and k. Even though the applied voltages are substantially different, 100 volts versus 200 volts, in waveforms j and k, the initial, larger current through the coil is about the same in duration and magnitude.

In operation, referring to Figs. 2 and 3, a comparator 46 has one input connected to a circuit 41 integrating the rectified supply voltage, waveform e of Figs. 3 and 4; and a second input is connected to a sawtooth wave generator 44, waveform d of Figs. 3 and 4. The comparator 46 provides a serial train of pulses, waveform f of Figs. 3 and 4, which has respective on-times that are inversely proportional with the integrated voltage magnitude, waveform e of Figs. 3 and 4.

The output of comparator 46 is connected to switching circuit 47 comprised of AND gates 71, 72. AND gate 71 is also connected to an output of delay circuit 43, waveform c of Figs. 3 and 4, which determines the end of t_2 , that is, when the current switches from an initial higher value to a lower retention value. Therefore, when waveform c is low, it is inverted to high by inverter 73; and AND gate 71 passes the output of comparator 46 to the switch 5, thereby operating the switch 5 in accordance with waveform f of Figs. 3 and 4. That

operation supplies a larger current magnitude to the coil 6, that is, the left hand portions of waveforms j and k of Fig. 6. When waveform c of Figs. 3 and 4 from the delay circuit 43 changes state, the AND gate 71 changes state; and the switching circuit 47 disconnects the output from the comparator 46 from the switch 5. However, AND gate 72 is connected to an output of a coil retention drive 45, which operates the switch 5 with pulses represented by waveform g of Figs. 4 and 5 to provide a lower magnitude current to the coil 6 as represented by the right sides of current waveforms j and k of Fig. 6. Thus, the output of the switching circuit 47 is represented by the waveform h of Figs. 4 and 5.

A prima facie case of obviousness is not made because Nojima, Oyama et al., the '619 Application neither alone nor in combination disclose or suggest the claimed inventions. All of the independent claims require an output signal be provided to a solenoid, which has an initial peak current of a variable duration followed by a hold current, wherein the duration of the initial peak current varies as a function of the output voltage magnitude of the power supply. In the '619 Application, different supply voltage magnitudes result in the switch 5 being pulselength modulated by the waveform h of Figs. 3 and 4 to control the average current through the coil. The duration t_2 of the initial current applied to the coil is determined by the delay circuit 43, waveform c of Figs. 3 and 4; and that duration of t_2 is fixed and does not change with the application of different supply voltages.

There is nothing in Nojima, Oyama et al. or the '619 Application that teaches, suggests or motivates one to provide a solenoid drive for a fluid dispenser that produces a peak current having a duration varying as a function of the supply voltage magnitude. Therefore, Applicant submits that claims 1-4, 16 and 19-23 are patentable and not obvious under 35 U.S.C. §103(a) over Nojima in view of Oyama et al.

Claims 1-4, 16 and 19, and 21-23 are rejected under 35 U.S.C. §103(a) as being unpatentable over Nojima in view of Ohtsuka. Ohtsuka relates to an electromagnetic contactor that can be connected to different voltages and further, can control movement of a movable iron core in order to mitigate the physical impact of the movable core colliding with a fixed core. Referring to

Fig. 3 and col. 9, lines 20-30, a timer circuit 16 provides outputs to both a closing pulse computing circuit 17 and a maintenance pulse computing circuit 18. Thus, the timer circuit 16 controls the duration of a larger current closing operation, T1 in curve (e) of Fig. 6, after which a lower maintenance current is applied to the coil. The operation of the timer circuit 16 is further described at col. 12, line 65 - col. 13, line 8 and elsewhere; and Applicant has been unable to find any description in Ohtsuka et al. indicating that the duration of T1 is adjustable as a function of a power supply voltage magnitude.

A prima facie case of obviousness is not made because Nojima and Ohtsuka et al. neither alone nor in combination disclose or suggest the claimed inventions. Each of the independent claims requires an output signal be applied to a coil or solenoid having an initial peak current with a variable duration followed by a hold current, wherein the duration of said initial peak current varies as a function of the power supply voltage. As described at page 10 of the application, line 11 through page 13, line 5 and elsewhere, referring to Fig. 4, the PWM 130 is operated at a set, for example, 100%, duty cycle for the duration of the peak current. A delay circuit 132 controls the duration of the peak current as an inverse function of the power supply voltage. Thus, the greater the power supply voltage, the shorter the duration of the peak current. At the end of the peak current duration, the duty cycle of the PWM 130 is reduced to provide the hold current to the solenoid.

In Nojima, the pull-in or peak current duration is selectable by the operator, but once selected, is fixed during the operation of the solenoid. In Ohtsuka, as shown in curve (f) of Fig. 6, the duration of the higher magnitude closing current is fixed and controlled by the operation of timer circuit 16 as shown by T1 of curve (e) of Fig. 6. Applicant is unable to find any disclosure in Ohtsuka that describes or suggests varying the duration T1 of the closing current prior to the initiation of the maintenance current.

A prima facie case of obviousness is not made because Nojima and Ohtsuka et al. are directed to different problems than the claimed invention. Nojima is directed to providing a power supply that can be connected to a range of line voltages. Ohtsuka is directed to providing an electrical contactor that can

be connected to different voltages as well as mitigating the physical impact of the movable core colliding with a fixed iron core.

In contrast, the claimed invention is directed to improving the performance of a dispensing valve by simply using a higher voltage power supply without having to replace a valve driver circuit and without operating the coil inefficiently. Improving the performance of a dispensing valve often means operating the dispensing valve at a higher dispensing rate, for example, increasing the dispensing rate from 10 cycles per second to 20 cycles per second. As discussed at page 14, lines 25-29, "...with the higher voltage power supply, the duration of the peak current is automatically shortened. By shortening the duration of the peak current to match the response time of the dispensing valve, no more current than is required is provided to the coil and therefore, no more heat than necessary is generated by the coil."

Applicant submits that none of the cited references describe, suggest or motivate one to shorten the duration of the peak current as required by the claims.

Therefore, Applicant submits that claims 1-4, 16 and 19 and 21-23 are patentable and not obvious under 35 U.S.C. §103(a) over Nojima in view of Ohtsuka.

Claims 1-4, 16, 19, and 21-23 are provisionally rejected under the judicially created doctrine of obviousness-type double patenting as being unpatentable over claim 4 of copending Application Serial No. 09/880,649. Applicant is filing herewith a Terminal Disclaimer and respectfully requests that this provisional rejection be withdrawn.

Applicant further respectfully requests the finality of the rejection in the Office Action dated March 4, 2003 as being premature.

On September 10, 2002, the Patent Office issued an Office Action containing a Final Rejection; and on November 7, 2002, Applicant responded to that Office Action with an Amendment and Response in which claims were amended and new arguments presented with respect to the cited references. On November 19, 2002, an Advisory Action was issued indicating that the Amendment and Response of November 7, 2002 would not be entered b/c cause

it raised new issues that would require further consideration and/or search. The Advisory Action expressly stated in an appended NOTE that "the change to the scope of the claims would require further consideration in a follow-on application."

On December 6, 2002, Applicant filed a Request for Continued Examination to have the Amendment and Response of November 7, 2002 considered by the Patent Office. On March 4, 2003, the Patent Office issued an Office Action containing a first action Final Rejection citing as authority MPEP §706.07(b). The second paragraph of MPEP §706.07(b) states

However, it would not be proper to make final a first Office action in a continuing or substitute application where that application contains material which was presented in the earlier application after final rejection or closing of prosecution but was denied entry because (A) new issues were raised that required further consideration and/or search....

Applicant submits that MPEP §706.07(b) expressly precludes the issuance of the Final Rejection in a first Office Action in the current application.

Applicant's "continuing...application" of December 6, 2002 "contains material", the Amendment and Response of November 7, 2002, "which was presented in the earlier application after final rejection", dated September 10, 2002, "but was denied entry because (A) new issues were raised that required further consideration and/or search" as stated in the Advisory Action of November 19, 2002.

Therefore, Applicant requests that the finality of the rejection of the Office Action dated March 4, 2003 be withdrawn as being premature and inconsistent with the language of MPEP §706.07(b).

Applicant submits that the application is now in condition for allowance and reconsideration of the application is respectfully requested. The Examiner is invited to contact the undersigned in order to resolve any outstanding issues and expedite the allowance of this application.

Respectfully submitted,

WOOD, HERRON & EVANS, L.L.P.

By:

Kevin G. Rooney, Reg. No. 36,330

2700 Carew Tower
Cincinnati, Ohio 45202
PH: (513) 241-2324, Ext. 292
FX: (513) 241-6234

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A) 昭62-145619

⑫ Int. Cl. 4
H 01 H 47/22識別記号 場内整理番号
A-7509-5G

⑬ 公開 昭和62年(1987)6月29日

審査請求 未請求 発明の数 1 (全11頁)

⑭ 発明の名称 電磁接触器のコイル励磁回路

⑮ 特 願 昭60-285504

⑯ 出 願 昭60(1985)12月20日

⑰ 発明者 鈴木 幸男 新潟県北蒲原郡中条町大字高岡46番地1 株式会社日立製作所中条工場内

⑱ 出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑲ 代理人 弁理士 小川 勝男 外1名

明細書

1. 発明の名称 電磁接触器のコイル励磁回路
2. 特許請求の範囲

1. 整流回路と、駆動流回路に接続されて断続的な電圧を印加してコイルを励磁する電磁石駆動回路と、該電磁石駆動回路の出力に基いてコイル電流を制御するスイッチング素子とを備えて成る電磁接触器のコイル励磁回路において、前記電磁石駆動回路は前記整流回路の出力を複数する整流回路と、前記コイルに投入電流を供給するための信号を発生する投入信号発生手段と、前記コイルに保持電流を供給するための信号を発生する保持信号発生手段と、前記整流回路に定格電圧が印加されてから所定時間後に出力を発生する過延回路と、該過延回路の出力に基いて前記コイルに印加する電圧を前記投入信号発生手段の出力から前記保持信号発生手段の出力へ切換える切換回路とを備えて成ることを特徴とする電磁接触器のコイル励磁回路。

2. 前記投入信号発生手段は、前記整流回路の出力に基いてONデータが前記するペルス列を発生する第1の発振回路であり、前記保持信号発生手段は一定周期で発振し前記整流回路の出力電圧レベルに応じてペルス幅が変化するペルス列を発生する第2の発振回路であることを特徴とする特許請求の範囲第1項記載の電磁接触器のコイル励磁回路。

3. 前記投入信号発生手段は前記整流回路の出力に基いてONデータが前記するペルス列を発生する第1の発振回路であり、前記保持信号発生手段は前記過延回路であることを特徴とする特許請求の範囲第1項記載の電磁接触器のコイル励磁回路。

3. 発明の詳細な説明

〔発明の利用分野〕

本発明はスイッチング素子を用いた電磁石の駆動装置に係り、特に異なる2電圧に対して瞬時操作可能な電磁接触器に好適な電磁石駆動回路に関する。

〔発明の背景〕

従来のスイッチング電子を用いた電磁石駆動装置は、例えば特開昭55-103684号に開示されているように、所定のパルス幅の駆動制御信号を積分した信号を電圧、周波数変換回路に印加して最初に所定幅の駆動開始パルスを発生し、これに引きいて順次狭幅となる電源制御パルスを駆動制御信号が印加されている間発生するようになっていた。

また、実公昭59-38016号に開示されているように、全波整流回路にサイリスタを介してコイルを駆動し、トランジスタ、PUT等を用いて発振回路を形成し、この発振回路の出力でサイリスタを導通させるよう回路を構成し投入から所定時間まで駆動回路のコンデンサの充電回路を切換えて、投入から所定時間までは起動電流として大電流を流し、所定時間後は保持電流として小さな電流を流すようになっていた。しかし、これらの従来例においては、電源電圧の駆動に対する補償を行うことは開示されている

態を拡大し、例えば、AC 100V~250Vのような広範囲の電圧仕様に対して同一定格電圧のコイルを使用することができる電磁石の駆動装置を提供することとなる。

〔発明の概要〕

本発明は整流回路と、該整流回路に接続されて断続的な電圧を印加してコイルを駆動する電磁石駆動回路と、該電磁石駆動回路の出力においてコイル電流を制御するスイッチング電子とを備えて成る電磁接触器のコイル駆動回路において、前記電磁石駆動回路は前記駆動回路の出力を積分する積分回路と、前記コイルに投入電流を供給するための信号を発生する投入信号発生手段と、前記コイルに保持電流を供給するための信号を発生する保持信号発生手段と、前記整流回路に定格電圧が印加されてから所定時間後に出力を発生する逆送回路と、該逆送回路の出力において前記コイルに印加する電圧を前記投入信号発生手段の出力から前記保持信号発生手段の出力へ切換える切換回路とを備えて成る

特開昭62-145619 (2)

が、例えは100Vと200V、あるいは200Vと400Vという2つの異なる電源電圧に対してコイルを共用化するという技術的構造は開示されていない。また、本発明に至る過程でコイルを2電圧共用にするために、コイルにパルス状の電圧を印加し、そのパルス幅を入力電圧に応じて変化させ、よう構成したものが特許され、特開昭59-260895号として出願された。しかし、この出願では、一つの入力電圧に対して発生するパルスのパルス幅および周期が一定であるので、例えは100V用のコイルを有するものに入力電圧として200Vを印加する場合を考えると、投入時間を短くするためにペルス幅を大きく設定すると投入時の消費電力が増大して余剰電力が増えてコイルの焼損および断電力の増大によるコアの摩耗等の不具合が発生することが考えられ。これらの不具合の発生防止のために導通時間を短くすると投入時間が長くなるという問題がある。

〔発明の目的〕

本発明の目的は、コイルの入力許容電圧の範

域を特許とするものである。

好ましい実施形態によれば、前記投入信号発生手段は、前記積分回路の出力に基いてONデューティが断続するパルス列を発生する第1の発振回路であり、前記保持信号発生手段は一定周期で発振し前記積分回路の出力電圧レベルに応じてパルス幅が変化するパルス列を発生する第2の発振回路である。

好ましい他の実施形態によれば、前記投入信号発生手段は前記積分回路の出力に基いてONデューティが断続するパルス列を発生する第1の発振回路であり、前記保持信号発生手段は前記逆送回路である。

〔発明の実施例〕

以下、本発明の実施例について説明する。

本発明の第1実施例を第1図~第6図により説明する。

第1図は本実施例の回路構成を示すブロック図である。図中1は入力電源、2は整流回路、3は制御回路4の電源、5はスイッチング電子

特開昭62-145619 (3)

であるトランジスタ、6は電磁石コイル、7はホールリミングダイオードである。本実施例において入力電源1は50Hzまたは60Hzの商用電源である。

第2図は、感動制御回路4の構成例を示すブロック図で、本例では電圧検出回路42、信号遮断回路43、入力電圧検分回路41、駆動状況発生回路44、比較回路46、コイル保持状態感動回路45、出力切換回路47で構成されている。

本実施例の具体的な回路を第3図に示し、主要部の波形をそれぞれ第4図～第5図に示す。なお、第4図および第5図はそれぞれ入力電源の電圧を1例として100V、200Vとした場合の波形図である。本実施例において整流回路2はダイオードブリッジD1で構成され、ブリッジD1の交換入力側は入力電源1に接続され、直流出力側はマイナス側がグラウンド(以下GND)に接続され、プラス側が電源回路3および電磁石コイル6に接続されるとともに検分回路41、電圧検出回路42、信号遮断回路43のそれぞれの入力

C₁₁の入力側および信号遮断回路43のコンデンサC₃₁の入力側に接続されたバッファQ₂₂、Q₂₃により構成される。電圧検出回路42は整流回路2に発生する電圧のレベルを判断し、電圧が電磁石6の吸引動作に不充分であるときはバッファQ₂₂、Q₂₃のオープンコレクタ出力を導通させてそれぞれ検分回路41のコンデンサC₁₁、信号遮断回路43のコンデンサC₃₁の両端を短絡させて検分回路41および信号遮断回路43を駆動状態にする。整流回路2の出力電圧が電磁石6の吸引動作に支障のない電圧であるときは、バッファQ₂₂、Q₂₃のオープンコレクタ出力を非導通とする。これにより検分回路41のコンデンサC₁₁および信号遮断回路43のコンデンサC₃₁は第4図および第5図の△に示す出力が印加され。それぞれ充電を開始して検分回路41および信号遮断回路43が動作を開始する。検分回路41は一端が整流回路2のプラス側出力に接続され、他端がコンデンサC₁₁を介してGNDに接続された抵抗器R₁₁、コンデンサC₁₁と並列に接続され

端子に接続され、第4図および第5図の△に示す波形を発生する。整流回路2は周知の安定化電源回路であり、整流回路2の出力電圧を安定化して各回路の駆動電圧V_{cc}として電圧検出回路42、信号遮断回路43、駆動状況発生回路44、コイル保持状態感動回路45にそれぞれ供給する。次に各回路の構成及び動作を説明する。

電圧検出回路42は一端が比較器Q₂₁のプラス側入力に接続され、他端が整流回路2の出力に接続された抵抗器R₂₁、比較器Q₂₁のプラス側入力とGND間に接続された平滑用コンデンサC₂₁、平滑用コンデンサC₂₁と並列に接続され、コンデンサC₂₁の蓄積電荷を放電する抵抗器R₂₂、電源電圧V_{cc}に一端が接続され、他端が比較器Q₂₁のマイナス側入力に接続された抵抗器R₂₃、カソードが比較器Q₂₁のマイナス側に接続され、アノードがGNDに接続されて基底電圧を発生するアンペダライオードZD₂₁、比較器Q₂₁の出力端子に接続され、それぞれオープンコレクタ出力を有してその出力が検分回路41のコンデンサ

た抵抗器R₁₂と△上り構成され、バッファQ₂₂のオープンコレクタ出力の非導通に伴って整流回路2の全波整流波形の積分を開始し、第4図および第5図の△に示す出力を発生する。

本実施例では投入信号発生手段は駆動状況発生回路44と比較回路46により構成された第1の発振回路40である。駆動状況発生回路44は周知の回路であり、増幅器Q₄₁に正端子をかけることにより第4図および第5図の△に示す駆動状況波を得るものである。この駆動状況は300Hz～500Hz程度の周波数を有する。駆動状況発生回路44においてR₄₁～R₄₄は抵抗器、C₄₁はコンデンサ、D₄₁、D₄₂はダイオードである。

比較回路46は比較器Q₆₁により構成される。比較器Q₆₁のプラス側入力には駆動状況発生回路44の出力が接続され、マイナス側入力には検分回路41の出力が接続され。これらの波形の電圧比較を行うことにより第4図および第5図の△に示すバルス列を得る。

以上のように、第1の発振回路によるバルス

特開昭62-145619 (4)

例(第4図および第5図の(4))は、積分回路41の出力電圧の高低によりパルス幅が変化するとともに、積分回路41の出力の立ち上り時には広いパルス幅を有し、積分回路41の出力電圧の上昇とつれて、整流回路2の出力が全波整流波形の山の頂点近傍にあるときは狭いパルス幅を有し、谷の丘傍にあるときは広いパルス幅を有するようになる。

本実施例において保持信号発生手段は抵抗器Q₃₁に正帰還をかけた鏡像状波発振回路と比較器Q₃₂により構成された第2の発振回路45である。第2の発振回路45はこの鏡像状波発振回路の出力と積分回路41の出力とを比較器Q₃₂で比較して積分回路41の出力電圧が大きい時は狭い幅のパルス列を発生し、出力電圧が小さい時は広い幅のパルス列を発生する。(第4図および第5図の(4))第2の発振回路45においてC₃₁はコンデンサ、R₃₁～R₃₆は抵抗器である。なお、第2の発振回路45の出力のパルス列はコイルの接続電流を流すのに用いられるので、第1の幅

ラス側入力に接続される。フェナダイオードZD₃₁はアノードがGNDに接続され、カソードが抵抗器R₃₃を介してVccに接続される。比較器Q₃₁のマイナス側入力はフェナダイオードZD₃₁のカソードに接続され、定電圧に保持される。比較器Q₃₁はオープンコレクタ出力を有し、その出力はブルタップ抵抗器R₃₄を介してVccに接続されるとともに抵抗器R₃₆およびコンデンサC₃₂を介してGNDに接続される。比較器Q₃₂のマイナス側入力フェナダイオードZD₃₁のカソードに接続され、プラス側入力は抵抗器R₃₅とコンデンサC₃₂との接続点に接続される。比較器Q₃₂はオープンコレクタ出力を有し、その出力はブルタップ抵抗器R₃₆を介してVccに接続されるとともに、出力切換回路47へ接続される。これにより、整流回路2の出力が電磁石6の吸引動作に充分な電圧であるときは、バッファQ₂₃のオープンコレクタ出力が非導通となり、整流回路2の出力はコンデンサC₃₁に充電されてコンデンサC₃₁の電圧が上昇し、フェナダイオード

ZD₃₁の基準電圧を越えると、比較器Q₃₁のオープンコレクタ出力が非導通となる。そのためコンデンサC₃₂は抵抗器R₃₆を介して充電されて電圧が上昇し、フェナダイオードZD₃₁の基準電圧を越えると比較器Q₃₂のオープンコレクタ出力が非導通となり、出力切換回路47へ出力を供給する。上述のように、信号遅延回路43はバッファQ₂₃のオープンコレクタ出力が非導通となってから第1の時定数回路および第2の時定数回路による遅延時間の和t₂の後に第4図および第5図の(4)に示す出力を発生する。この遅延時間はコイルの投入時間t₁に余裕として若干のタイムディレイt₀を加えた時間に設定される。出力切換回路はインバータQ₇₃、ANDゲートQ₇₁、Q₇₂、およびダイオードD₇₁およびD₇₂により構成されたOR回路とより成る。

ANDゲートQ₇₁は2入力ANDゲートである。その入力の1つは第1の発振回路40の出力が接続され、他の入力にはインバータQ₇₃を介して信号遅延回路43の出力が接続される。これ

により、ANDゲートQ₇₁は信号遅延回路43の出力がHレベルの時で、第1の発振回路の出力がHレベルの時に出力を発生する。

ANDゲートQ₇₂は2入力ANDゲートであり、その入力の1つは第2の発振回路45の出力が発現され、他の入力には信号遅延回路43の出力が発現される。これによりANDゲートQ₇₂は信号遅延回路43の出力がHレベルの時で、第2の発振回路の出力がHレベルの時に出力を発生する。

ANDゲートQ₇₁およびQ₇₂の出力はそれぞれデイオードD₁₁、D₁₂ ICより構成されたO₁良回路を介してトランジスタ5のベースに接続される。切換回路47は上述の如く構成されているので、信号遅延回路43の出力がHレベルの時は第1の発振回路40の出力をトランジスタ5のベースに供給し、信号遅延回路43の出力がHレベルの時は第2の発振回路の出力をトランジスタ5のベースに供給する。

第4図および第5図の(i)はコイル6により吸

磁を適切に設定することにより第6図(i)に示すように投入初期に大電流を流し、以後電流を削減するようにしてよい。

次に、本実施例において100V定格のコイルが用いられた場合、コイル過磁回路が100V電源に接続されたときと200V電源に接続されたときの主要部の波形の相異はそれぞれ第4図および第5図の(i)、(ii)、(iii)に示すように、投入時、保持時共、200V電源に接続された場合の方が100V電源に接続されたものと比べバルス幅が小さくなる。本実施例によれば入力電圧が大きく異なってもコイルに供給される電力をほぼ一定とすることができる。しかも、入力電圧の周波数に関係なくバルス幅制御を行うことができる。

本発明の第2実施例を第7図、第8図により説明する。

第7図は本実施例の主要部の構成を示すブロック図、第8図は本実施例における各部の波形図である。本実施例において、電磁石駆動回路14は、積分回路41、電圧検出回路42、遅延回路43、

特開昭62-145619 (5)

引される可動コア(図示せず)のストロークを示す。可動コアは固定コア(図示せず)に対し所定のギャップ0をもって配置され、コイル6の励磁により固定コアに吸引されて投入時間t₀の後にギャップがゼロとなる。

第6図に電圧検出回路42の出力、切換回路47の出力、可動コアのストロークとコイル6の電流波形との関係を示す。第6図の(i)、(ii)、(iii)はそれぞれ電圧検出回路42の出力、切換回路47の出力、可動コアのストロークを示し、各々第4図、第5図と同じ符号を付している。第6図(i)、(ii)はそれぞれ本実施例の100V、200V時におけるコイル6の電流波形を示す。

本実施例によれば、コイルの投入時にONゲートアティが断続するバルス列を供給するため、コイル電流を第6図(i)、(ii)の如く、立ち上がりが急で、投入の後期には瞬一定とすることができます。電磁石の吸引を短時間で行えるとともに、投入後期の余剰電流による衝撃を抑制することができる。また、コイルのインピーダンス、バルス

第1の発振回路52と第2の発振回路45と切換回路47により構成される。本実施例において投入信号発生手段である第1の発振回路52は積分回路41の出力に施いた周波数で発振する電圧一周波数変換回路(以下V/F変換回路)49と、V/F変換回路49の出力に接続されたインバータ回路50とより成る。本実施例においては、入力電源が投入され、整流回路2の出力電圧がコイル6を吸引するのに充分な電圧であるときに電圧検出回路42が動作して第8図の(i)に示す出力を発生し、積分回路41および遅延回路43が動作を開始する。積分回路41が動作して第8図の(ii)に示す出力を発生すると、V/F変換回路49は積分回路41の出力にほぼ比例した周波数で一定のバルス幅を有するバルス列を発生する。このバルス列は第8図の(iii)に示すように投入初期はバルス間隔が広く、投入後期になるほどバルス間隔が狭くなるので、このままでは投入初期に充分な駆動力を得ることができない。そのため、インバータ50によりこの波形を反転して第8図の

特開昭62-145619 (6)

と示すような投入初期に広いパルス幅を有し、投入後期に狭いパルス幅となるパルス列を第1の発振回路52の出力として発生する。保持信号発生手段である第2の発振回路45は第1実施例と同様に一定の周波数を有し積分回路41の出力に連れてパルス幅が縮小するパルス列(第8図タ)を発生する。切換回路47は第1実施例と同様に選延回路43の動作開始から所定時間後に発生される出力(第8図シ)によりスイッチング素子5に発送する信号を第1の発振回路52の出力から第2の発振回路45の出力に切換える。これによりスイッチング素子5には第8図タに示すパルス列が供給される。

本実施例においても、コイル電流を第8図のナに示すように投入後期に略一定とすることができるため、投入後期の余剰電流による新電を抑制することができる。

本発明の第3実施例を第9図～第11図により説明する。本実施例はスイッチング素子として双向性サイリスタ16を用いたものである。

たインバータQ₅₁により成る。2入力ANDゲートQ₅₁は、入力端子の1つが第1の発振回路40の出力端子に接続され、他の入力端子がインバータQ₅₁を介して選延回路43の出力端子に接続される。これにより、選延回路43の出力がHレベルの間は第1の発振回路40の出力に対応したパルス列が投入信号として発光素子LD₅₁に供給され、フォトカプラPC1を介してゲート制御回路59に供給される。選延回路43の出力がLレベルになると、ANDゲートQ₅₁は出力がLレベルとなり、この状態が保持信号としてフォトカプラPC1を介してゲート制御回路59へ伝達される。すなわち、本実施例では選延回路43が保持信号発生手段としても機能している。ゲート制御回路59はダイオードブリッジD₅₁、アンダーダイオード2D₅₁、フォトカプラPC1の発光素子であるフォトトランジスタPT₅₁、ユニジャクシントランジスタUT₅₁、サイリスタTA₅₁のゲートに信号を出し、このサイリスタTA₅₁の導通・非導通に基づくパルスが抵抗器R₅₁を介してスイッチング素子であるサイリスタ16のゲートに供給される。いま、切換回路57は選延回路43の出力がLレベルである間は第1の発振回路40により発生されたパルス列をフォトカプラPC1を介してゲート制御回路へ供給し、所定時間後に選延回路43の出力がHレベルになるとフォトカプラPC1を介して保持信号が供給されるため、サイリスタ16は選延回路43の出力がLレベルである期間

本実施例は第9図に示すように、コイル6を入力電源1に接続されたダイオードブリッジD₁の直流出力側に接続し、ダイオードブリッジD₂の交流入力側を双向性サイリスタ16を介して入力電源1に接続して、双向性サイリスタ16で交流入力を削波してコイル6へ供給する電流の制御を行う。本実施例における電磁石感應回路20は第10図に示すように、電源回路3、電圧検出回路42、積分回路41、锯歯状波発生回路44と比較回路46により成る第1の発振回路40、選延回路43、切換回路57、電圧弁別回路58、ゲート制御回路59、60により成る。電源回路3、電圧検出回路42、選延回路43、第1の発振回路40は第1実施例と同一の構成を有する。本実施例においては投入信号発生手段は第1の発振回路40であり、保持信号発生手段は選延回路43である。

切換回路57は2入力ANDゲートQ₅₁とANDゲートQ₅₁の出力端子に抵抗器R₅₁を介して接続されたフォトカプラPC1の発光素子LD₅₁と、ANDゲートQ₅₁の入力の1つに接続され

は抵抗器R₅₁を介して入力電源1に接続されて直流出力を発生し、ダイオードブリッジD₅₁の直流出力側に抵抗器R₅₂を介して接続されたアンダーダイオード2D₅₁は、そのカソード、アノード間に並列に接続された以降の回路に定電圧を供給する。

フォトカプラPC1の発光素子PT₅₁には切換回路57からの信号が電気的に絶縁されて伝達され、この信号に連れてユニジャクシントランジスタUT₅₁がサイリスタTA₅₁のゲートに信号を出し、このサイリスタTA₅₁の導通・非導通に基づくパルスが抵抗器R₅₁を介してスイッチング素子であるサイリスタ16のゲートに供給される。いま、切換回路57は選延回路43の出力がLレベルである間は第1の発振回路40により発生されたパルス列をフォトカプラPC1を介してゲート制御回路へ供給し、所定時間後に選延回路43の出力がHレベルになるとフォトカプラPC1を介して保持信号が供給されるため、サイリスタ16は選延回路43の出力がLレベルである期間

特開昭62-145619 (7)

だけ第1の発振回路40のバルス列に並いて、所定的に導通し、選択回路43の出力がHレベルになると非導通となる。選択弁別回路58は基準電圧を発生するフェナダイオードZD₀₁、比較器Q₀₁、フォトカプラPC2の発光素子LD₀₁、および抵抗器R₀₁～R₀₄、コンデンサC₀₁とより成る。比較器Q₀₁は整流回路2の出力電圧をフェナダイオードZD₀₁による基準電圧と比較し、出力電圧が基準値より低いときに発光素子LD₀₁を発光させる。これにより、本実施例の電磁石駆動回路が例えば100V、200Vという2電圧仕様で用いられる場合、100Vのときには発光素子LD₀₁が発光し、200Vのときには発光を停止する。

ゲート制御回路60はフォトカプラPC2の発光素子である双方向フォトサイリスタPT₀₁と抵抗器R₀₁とより成る。フォトサイリスタPT₀₁と抵抗器R₀₁とは並列に接続され、フォトサイリスタPT₀₁の抵抗器R₀₁と接続されていない方の主電極はナイリスタ18のゲートに接続され、抵抗器R₀₁は双方向サイリスタ18の主電極T₂に接続

18が非導通となるため、抵抗、コンデンサの直列接続によるインピーダンスを介して入力電源1からの電圧が印加される。

また、入力電源1の電圧が2電圧仕様のうち低い方(例えば100V)の場合には、保持状態においてダイオードブリッジD₂の交流入力側に抵抗器R₁、コンデンサC₁の直列回路と、抵抗器R₂、コンデンサC₂の直列回路とが並列に接続された回路が挿入され、コイル6に流れる電流を制限する。入力電源1の電圧が2電圧仕様のうちの高い方(例えば200V)の場合には、双方向サイリスタ18が非導通となるため保持状態においてダイオードブリッジD₂の交流入力側には抵抗器R₁、コンデンサC₁の直列回路が挿入され、コイル6に流れる電流を制限する。本実施例においては抵抗器R₁、R₂は60～100Ω位に設定され、コンデンサC₁、C₂は0.5μF～数μFに設定される。

本実施例の主要部の波形を第11図に示す。第11図において、△は駆動回路2の出力、▲は選択回路42の出力、○は選択回路43の出力で

される。これによりフォトカプラPC2の発光素子LD₀₁が発光したときはフォトサイリスタPT₀₁が導通し、双方向サイリスタ18も導通する。発光素子LD₀₁が発光しないときはフォトサイリスタPT₀₁は非導通となり、双方向サイリスタ18も非導通となる。

本実施例においては、コイル6はダイオードブリッジD₂の直流出力側に接続され、ダイオードブリッジD₂は、双方向サイリスタ18を介して入力電源1に接続され、さらに双方向サイリスタ18には、これと並列に抵抗器R₁とコンデンサC₁の直列回路、および抵抗器R₂とコンデンサC₂と双方向サイリスタ18の直列回路が接続されている。

これにより、投入初期には第1の発振回路40により発生されたバルス列に並いてコイル6には積分回路41の出力電圧の上昇に伴ってバルス幅が縮減する電圧バルス列が印加され、選択回路43の出力がHレベルとなって切換回路57が動作する(保持状態になる)と双方向サイリスタ

ある。電源が投入され、電圧検出回路42の出力が立上ると、所定の選択時間t₂の後に選択回路43の出力が立上がる。選択回路43の出力が立上がるまでの間は、切換回路57を介して第1の発振回路40の信号がゲート制御回路60に供給され、この信号に同期してユニバーシャントランジスタUT₀₁がサイリスタT₀₁のゲートに第11回図に示すトリガーパルスを供給する。これによりサイリスタT₀₁は第11回図に示すタイミングで導通・非導通を繰返し、双方向サイリスタ18もこれと同じタイミングで導通・非導通を繰返す。そのため双方向サイリスタにより制御されたダイオードブリッジD₂の直流出力は第11回図に示すように投入初期は傾斜角が小さく、その後傾斜角が増加するような漸近波形となり、コイル6に流れる電流は第11回図に示すように投入初期は立ち上がりが急で投入後期は傾斜一定の電流値となる。選択時間t₂の後に選択回路43の出力が立上ると、切換回路57は出力がOFFとなり、これによりゲート制御回路60のユニバーシ

特開昭62-145619 (8)

クレードルランプスターUT₁₁は第11図のように示すように動作が停止し、サイリスタ₁₆は第11図₁に示すように非導通となり、双方サイリスタ₁₆も非導通となる。そのため、ダイオードブリッジD₂の交流入力側は抵抗、コンデンサの直列回路を介して入力電源1に接続され、ダイオードブリッジD₂の出力は第11図₂に示すようになる。これは、保持状態においてL-C直列回路となり、コンデンサのインピーダンスがコイルのインピーダンスに比べ非常に大きいので、電圧の立ち上がりが遅れるためである。この状態においてはコイル6に流れる電流は第11図₂に示す保持電流となる。

本実施例によれば、スイッチング素子のゲート電流を入力電源1から直接供給できるので、電源回路3を小形化することができる。また、スイッチング素子のゲート制御回路が切換回路等と電気的に隔離されているので、ラインからのノイズ等による誤動作の発生を防止できる。
〔発明の効果〕

における電磁石のコイル励磁回路の構成を示すブロック図、第10図は本発明の第3実施例におけるコイル励磁回路の具体的な回路例を示す回路図、第11図は本発明の第3実施例における主回路の波形図である。

2…整流回路、

4, 14, 20…電磁石駆動回路、

5, 16…スイッチング素子、

6…コイル、

40, 52…投入信号発生手段、

41…積分回路、 43…遅延回路、

44, 45…保持信号発生手段、

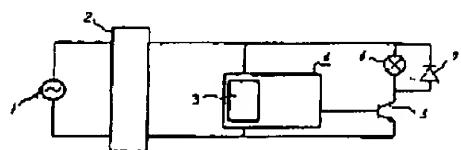
47, 57…切換回路。

本発明によれば、およそ倍半分なるような幅広い電圧に対して同一定格電圧の一種類のコイルで対応できる電磁石のコイル励磁回路を得ることができる。

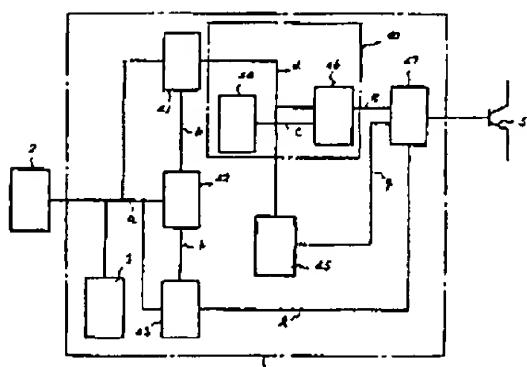
6. 図面の簡単な説明

第1図は本発明の第1実施例における電磁石駆動回路の構成を示すブロック図、第2図は本発明の第1実施例における電磁石駆動回路の構成を示すブロック図、第3図は本発明の第1実施例における電磁石駆動回路の具体的な回路例を示す回路図、第4図、第5図は本発明の第1実施例において、それぞれ入力電圧の1例として100V, 200Vが印加されたときの主回路の波形を示す波形図、第6図は本発明の第1実施例において入力電圧に対応したコイル電流と可動コアのストロークの関係を示す波形図、第7図は不発明の第2実施例における電磁石駆動回路の構成を示すブロック図、第8図は本発明の第2実施例における主回路の波形図、第9図は本発明の第3実

第1図



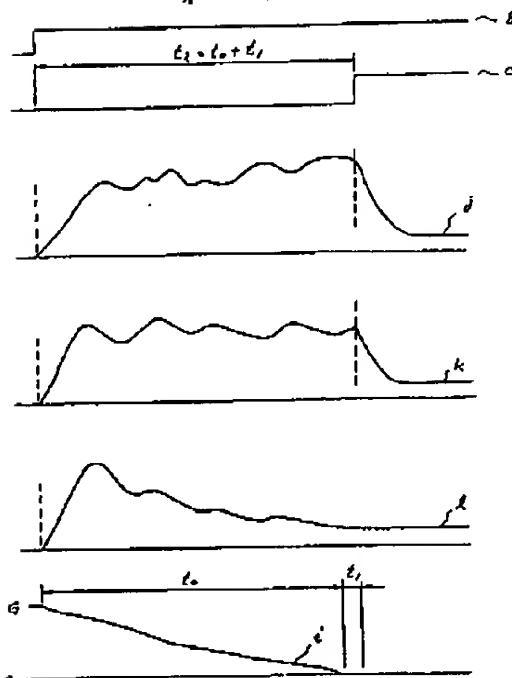
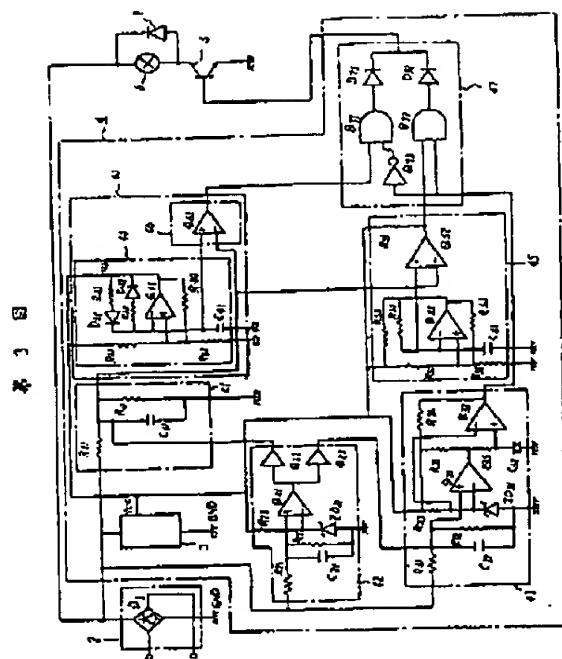
第2図



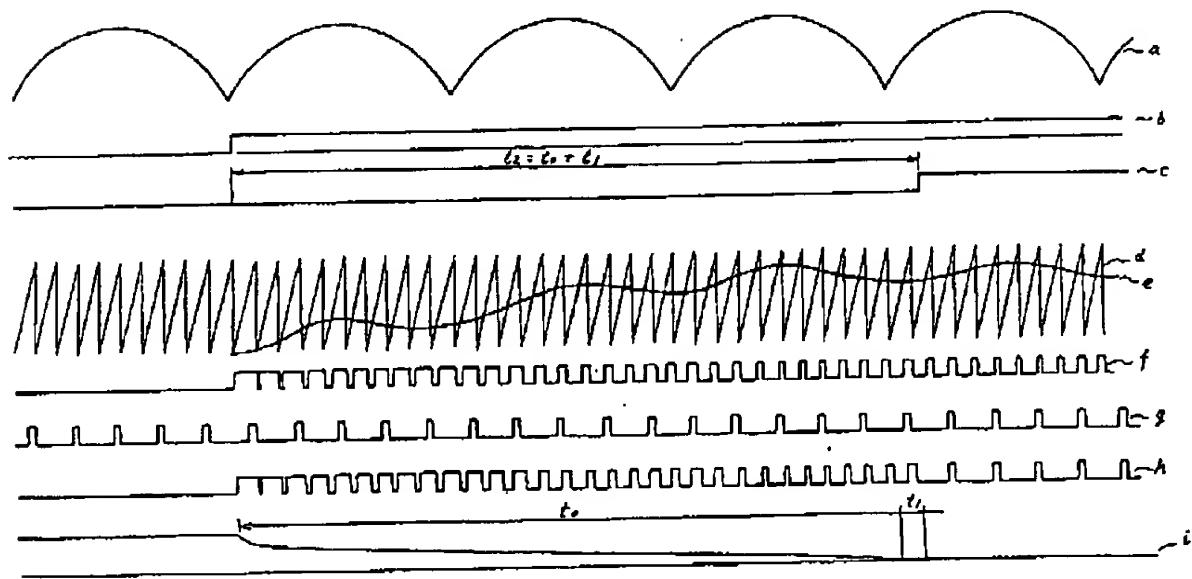
代理人弁理士 小川勝男

特開昭62-145619 (9)

第三章

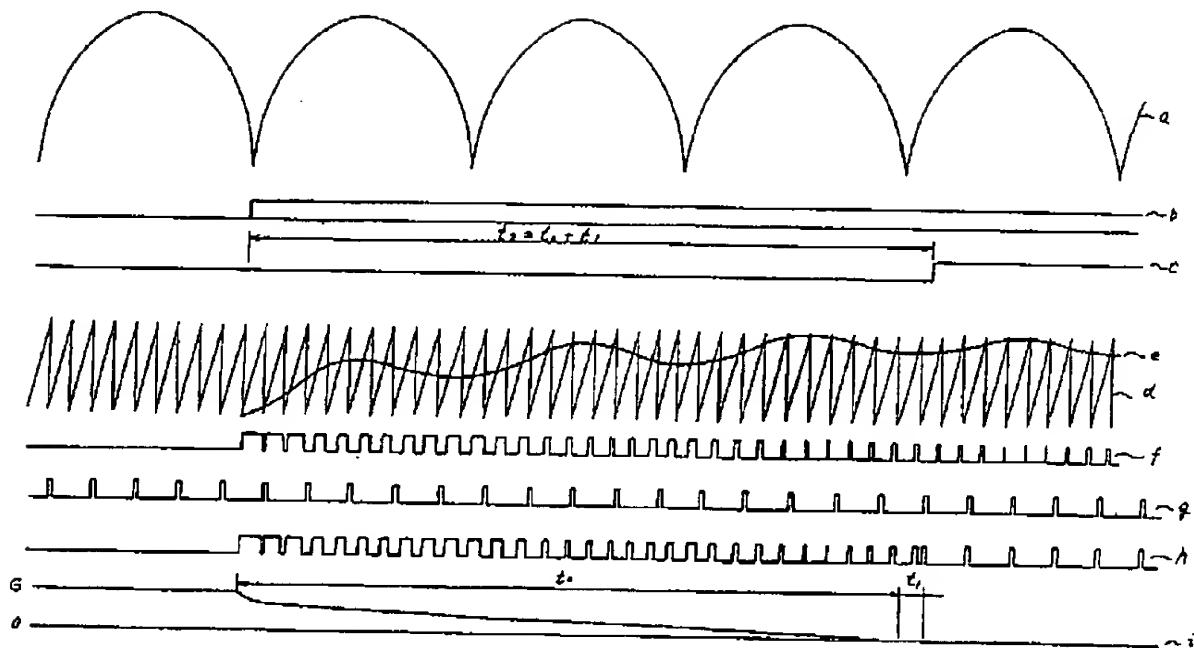


第 4 四

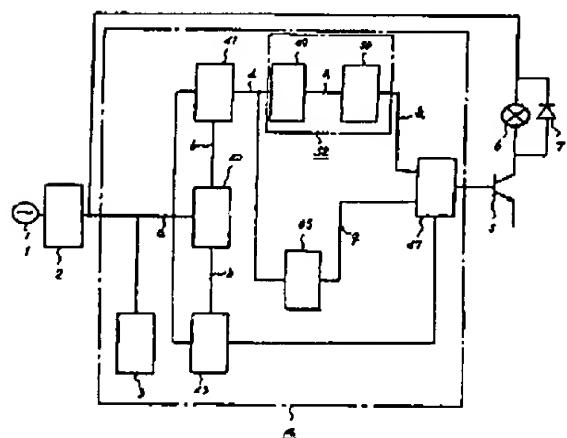


特許昭62-145619 (10)

第5図



第7図



特開昭62-145619 (11)

第 9 図

